



UNIVERSIDAD AUTÓNOMA DE SINALOA
COORDINACIÓN GENERAL DE INVESTIGACIÓN Y POSGRADO

Datos de Identificación	
Nombre de la Asignatura	Cómputo Reconfigurable
Unidad Académica	Facultad de Informática de Culiacán
Programa	Maestría en Ciencias de la Información
Tipo	Optativa
Horas Clase	48
Horas Trabajo Independiente	16
Horas Laboratorio	16
Valor en Créditos	5
Breve Descripción de la Asignatura:	
<p>La asignatura de computo reconfigurable trata la teoría e implementación en la práctica del diseño digital utilizando plataformas de arquitectura reconfigurable como son los dispositivos FPGA y CPLD para la resolución de diversos problemas de computo embebido donde los requerimientos de poder de cómputo y paralelismo son altos. Esto a su vez ofrece capacidades de procesamiento por hardware donde en algunas aplicaciones se puede tener el poder de cómputo de un cluster en un solo circuito integrado.</p>	
Objetivo General:	
<p>El estudiante conocerá las ideas y técnicas básicas del diseño digital usando el lenguaje descriptivo de hardware VHDL. De la misma manera se desarrollarán las habilidades necesarias para la descripción de los bloques básicos de lógica combinacional y secuencial en dispositivos CPLD y FPGA. De esta forma el estudiante será capaz de desarrollar los bloques fundamentales para la construcción de cualquier sistema digital de alto nivel así como la manipulación de las variables de tiempo-frecuencia periodo, frecuencia, ancho de pulso y fase.</p>	
Objetivos Específicos:	
<p>Enseñar al alumno a comprender la teoría involucrada en el área de diseño digital.</p> <p>Aprender un lenguaje descriptivo de hardware para el desarrollo de sistemas digitales.</p> <p>Desarrollar los diversos módulos básicos de la lógica combinacional y secuencial usando un lenguaje descriptivo de hardware.</p>	



Desarrollar la habilidad de análisis y diseño de sistemas digitales en una plataforma de computo reconfigurable.

Contenido Sintético:

1. Introducción
 - 1.1 Electrónica digital moderna
 - 1.2 Niveles de diseño digital.
 - 1.3 Herramientas de diseño digital.
 - 1.4 Tecnología de lógica programable.
2. Lógica combinacional.
 - 2.1 Introducción a VHDL.
 - 2.2 Circuitos lógicos combinacionales.
 - 2.3 Circuitos aritméticos.
3. Lógica secuencial.
 - 3.1 Elementos de memoria.
 - 3.2 Sincronía y asincronía.
 - 3.3 Circuitos lógicos secuenciales.
 - 3.4 Máquinas de estados finitos.
4. Sistemas digitales.
 - 4.1 Diseño jerárquico.
 - 4.2 Temporizadores.
 - 4.3 Variables tiempo-frecuencia.
5. Interfaces
 - 5.1 El modelo de interfaz
 - 5.2 UART.
 - 5.3 SPI.
 - 5.4 I²C.
 - 5.5 VGA.
6. Estructuras y ruta de datos.
 - 6.1 Estructuras digitales.
 - 6.2 Secuencial.
 - 6.3 Paralelo.
 - 6.4 Pipeline.
 - 6.5 Iterativo.
7. Máquina universal de Turing.
 - 7.1 Sistema digital de primer nivel.
 - 7.2 La maquina universal de Turing.
 - 7.3 Nano-programación.



7.4 Introducción al diseño de microprocesadores.

Modalidades o Formas de Conducción de los Procesos de Enseñanza y Aprendizaje:

i) Frente a docente

Se imparten clases de dos horas, dos veces a la semana por 16 semanas, que hacen un total de 96 horas.

1. Clases formales. -- Se invita a los estudiantes para que participen en la clase por medio de preguntas y ejemplos.
2. Tareas y simulaciones. -- Los estudiantes presentan las soluciones y simulaciones de los problemas de tarea en la clase.
3. Prácticas. -- El estudiante presenta la implementación de las diversas actividades de laboratorio en dispositivos de lógica reconfigurable.

ii) Independientes

Se espera que el estudiante dedique 96 horas de trabajo independiente.

1. Tarea. -- Los estudiantes reciben tarea consistente para desarrollar todas y cada una de las simulaciones de los diversos diseños digitales vistos en clase así como problemas y otras actividades.
2. Artículos científicos.-- Los estudiantes leen artículos científicos sobre la clase y elaboran un reporte sobre el estado del arte.

Modalidades de Evaluación y Acreditación:

Aspectos	Ponderación
Exámen 1	15%
Exámen 2	15%
Tareas y Prácticas	20%
Proyecto	50%
Total	100%

Bibliografía, Documentación y Material de Apoyo Didáctico:

R. de J. Romero Troncoso. *Electrónica Digital y Lógica Programable*. Universidad de Guanajuato. 2008.

M. M. Mano. *Lógica Digital y Diseño de Computadoras*. Prentice Hall. 1982.

K. C. Chang. *Digital Systems Design with VHDL and Synthesis, An Integrated Approach*. IEEE Computer Society. 1999.

B. Parhami. *Introduction to Parallel Processing: Algorithms and Architectures*. Springer. 2013.



Responsable(s) de la Elaboración del Programa de la Asignatura:

Dr. Jesús Roberto Millán Almaraz
Dr. Ulises Zaldívar Colado
Dra. Xiomara Penélope Zaldívar Colado
Dr. José Alfonso Aguilar Calderón
MC. Zeus del Valle Castillo Nájera